

北京科技大学

2016 年硕士学位研究生入学考试试题

试题编号: 869 试题名称: 计算机组成原理 (共 6 页)

适用专业: 计算机科学与技术、软件工程、计算机技术(专业学位)、
软件工程(专业学位)

说明: 所有答案必须写在答题纸上, 做在试题或草稿纸上无效。

一、填空题(每空 1 分, 共 50 分)

1. 已知: $[X]_{\text{补}} = X_0.X_1X_2X_3\dots X_n$, 则 $[-X]_{\text{补}} =$ A._____。
2. 微程序控制器的核心部件是 A._____, 它一般用 B._____ 构成。
3. 十进制数在计算机内有两种表示形式: A._____形式和 B._____形式。前者主要用在非数值计算的应用领域, 后者用于直接完成十进制数的算术运算。
4. 广泛使用的 A._____和 B._____都是半导体随机读写存储器, 前者的速度比后者快, 但集成度不如后者高。
5. CPU 从主存取出一条指令并执行该指令的时间叫 A._____, 它通常包含若干个 B._____, 而后者又包含若干个时钟周期。
6. 直接使用西文键盘输入汉字, 进行处理, 并显示打印汉字, 要解决汉字的 A._____, B._____和 C._____三种不同用途的编码。
7. 在同一微周期中 A._____的微命令叫互斥的微命令; 在同一微周期中 B._____的微命令叫相容的微命令。显然, C._____不能放在一起译码。
8. CPU 响应中断时需要保存当前现场, 这里现场指的是 A._____寄存器和 B._____寄存器的内容, 它们被保存到 C._____中。
9. 主存储器的性能指标主要是存储容量, A._____, B._____和 C._____。
10. 在小数定点机中, 采用 1 位符号位, 若寄存器内容为 10000000, 当它分别表示为原码、补码和反码时, 其对应的真值分别为 A._____, B._____和 C._____ (均用十进制表示)。
11. 在组合逻辑控制器中, 微操作控制信号由 A._____, B._____和 C._____决定。
12. DMA 技术的出现, 使得 A._____可以通过 B._____直接访问 C._____, 同时, CPU 可以继续执行程序。
13. 有二进制数 $D_4D_3D_2D_1$, 奇偶校验值用 P 表示, 则奇校验 $P=A$._____, 偶校验 $P=B$._____, 奇偶校验只能检测 C._____, 无法检测 D._____。
14. 一个较完善的指令系统, 应当有 A._____, B._____, C._____, D._____ 四大类指令。
15. 设由 S, E, M 三个域组成的一个 32 位二进制字所表示的非零规格化数 X, 真值表示为 $X=(-1)^S \times (1.M) \times 2^{E-128}$ 。它所能表示的规格化最大正数是 A._____, 规格化最小正数是 B._____, 规格化最大负数是 C._____, 规格

化最小负数是 D._____。

16. 设指令字长等于存储字长，均为 24 位，若某指令系统可完成 108 种操作，操作码长度固定，且具有直接、间接、变址、基址、相对、立即等寻址方式，则在保证最大范围内直接寻址的前提下，指令字中操作码占 A._____位，寻址特征位占 B._____位，可直接寻址的范围是 C._____，一次间址的范围是 D._____。

17. CPU 的四个主要功能是 A._____、B._____、C._____和 D._____。

二、单项选择题 (每小题 2 分, 共 50 分)

1. 状态寄存器中的各个状态标志位是依据_____来置位的。
A. 算术逻辑部件上次的运算结果 B. CPU 将要执行的指令
C. CPU 已执行的指令 D. 累加器中的数据
2. 在微指令中，(微)操作控制字段的作用是_____。
A、产生一条指令所需的微指令
B、控制指令的执行
C、直接提供或经分段译码后提供一步操作所需的微命令
D、控制微程序的执行顺序
3. 在单独(独立)编址下，下面的说法_____是对的。
A. 一个具体地址只能对应输入输出设备
B. 一个具体地址只能对应内存单元
C. 一个具体地址既可对应输入输出设备，也可对应内存单元
D. 一个具体地址只对应内存单元或只对应 I/O 设备
4. 某计算机的 Cache 共有 16 块，采用 2 路组相联映射方式(即每组 2 块)。每个主存块大小为 32 字节，按字节编址。主存 129 号单元所在主存块应装入到的 Cache 组号是_____。
A、0 B、2
C、4 D、6
5. 有关中断的论述不正确的是_____。
A. CPU 和 I/O 设备可并行工作，但设备间不可并行工作
B. 可实现多道程序、分时操作、实时操作
C. 对硬盘采用中断可能引起数据丢失
D. 计算机的中断源可来自主机，也可来自外设
6. 某机器字长 16 位、主存按字节编址，转移指令采用相对寻址，由两个字节组成，第一字节为操作码字段，第二字节为相对位移量字段。假定取指令时，每取一个字节 PC 自动加 1。若某转移指令所在主存地址为 2000H，相对位移量字段的内容为 04H，则该转移指令成功转移后的目标地址是_____。
A、2006H B、2007H
C、2008H D、2009H
7. 系统总线中地址线的功能是_____。
A. 用于选择主存单元地址 B. 用于选择进行信息传输的设备
C. 用于选择外存地址 D. 用于指定主存和 I/O 设备接口电路的地址
8. 一个 C 语言程序在一台 32 位机器上运行。程序中定义了三个变量 x, y, z, 其中 x 和 z 是 int 型, y 为 short 型。当 x=126, y=-9 时, 执行赋值语句 z=x+y 后, x, y, z 的值分别是_____。

- A、x=0000007EH、y=FFF9H、z=00000075H
 B、x=0000007EH、y=FFF9H、z=FFFF0075H
 C、x=0000007EH、y=FFF7H、z=FFFF0075H
 D、x=0000007EH、y=FFF7H、z=00000075H
9. 在 CPU 的寄存器中，_____对用户是完全透明的。
 A. 程序计数器； B. 指令寄存器；
 C. 状态寄存器； D. 通用寄存器。
10. 下列关于 RISC 的叙述中，错误的是_____。
 A、RISC 普遍采用微程序控制器
 B、RISC 大多数指令在一个时钟周期内完成
 C、RISC 的内部通用寄存器数量相对 CISC 多
 D、RISC 的指令数、寻址方式和指令格式种类相对 CISC 少
11. 堆栈寻址方式中，设 A 为累加器，SP 为堆栈指示器，M_{SP} 为 SP 指示的栈顶单元。如果进栈操作的动作顺序是 (A) → M_{SP}, (SP)-1 → SP。那么出栈操作的动作顺序应为_____。
 A、(M_{SP}) → A, (SP)+1 → SP B、(SP)+1 → SP, (M_{SP}) → A
 C、(SP-1) → SP, (M_{SP}) → A D、(M_{SP}) → A, (SP) -1 → SP
12. CPU 内通用寄存器的位数取决于_____。
 A. 存储器容量 B. 机器字长
 C. 指令的长度 D. CPU 的管脚数
13. 某寄存器中的值有时是地址，这只有计算机的_____才能识别它。
 A. 译码器 B. 判断程序
 C. 指令 D. 时序信号
14. 下列数中最大的数是_____。
 A. (10010101)₂ B. (227)₈ C. (96)₁₆ D. (143)₁₀
15. 在三级时序系统中，电平型微命令一般_____。
 A、需要维持一个指令执行周期 B、维持一个工作周期
 C、维持一个节拍的时间 D、只维持一个脉冲宽度的时间
16. 运算器的 ALU 输入端结构和寄存器组结构的选择会影响运算器速度，下面四个选择方案中，速度最慢的是_____。
 A、ALU 输入端采用锁存器向 ALU 传送操作数，寄存器组采用高速小存储器结构
 B、ALU 输入端采用锁存器向 ALU 传送操作数，寄存器组采用独立寄存器结构
 C、ALU 输入端采用多路选择器向 ALU 传送操作数，寄存器组采用独立寄存器结构
 D、ALU 输入端采用多路选择器向 ALU 传送操作数，寄存器组采用高速小存储器结构
17. 若第 i-1 位为低位，用异或门实现半加操作，用两次半加实现一次全加；输入 A 和 B，和为 S，进位为 C，则第 i 位全加器的 S(i)和 C(i)为_____。
 A、S(i)=A(i) ⊕ B(i), C(i)=A(i)B(i)
 B、S(i)=A(i) ⊕ B(i) ⊕ C(i-1), C(i)=A(i)B(i)
 C、S(i)=A(i)B(i)+(A(i) ⊕ B(i))C(i-1), C(i)=A(i) ⊕ B(i) ⊕ C(i-1)
 D、S(i)=A(i) ⊕ B(i) ⊕ C(i-1), C(i)=A(i)B(i)+(A(i) ⊕ B(i))C(i-1)
18. 假定用若干个 2K×4 位芯片组成一个 8K×8 位存储器，则地址 0D2FH 所在芯片的最小地址是_____。
 A、0000H B、0600H

- C、0700H D、0800H
19. 单级中断系统中，中断服务程序执行顺序是_____。
- I、保护现场 II、开中断 III、关中断
IV、保存断点 V、中断事件处理
VI、恢复现场 VII、中断返回
- A、III、IV、V、VI、VII B、III、I、V、VII
C、I、V、VI、II、VII D、IV、I、V、VI、VII
20. 下列说法中_____是正确的。
- A. 加法指令的执行周期一定要访存；
B. 加法指令的执行周期一定不访存；
C. 指令的地址码给出存储器地址的加法指令，在执行周期一定访存；
D. 指令的地址码给出存储器地址的加法指令，在执行周期不一定访存。
21. 下述说法中_____是正确的。
- A.EPROM 是可改写的，因而也是随机存储器的一种；
B.EPROM 是可改写的，但它不能用作随机存储器用；
C.EPROM 只能改写一次，故不能作为随机存储器用；
D.EPROM 是可改写的，但它能用作随机存储器用。
22. 采用变址寻址可扩大寻址范围，且_____。
- A. 变址寄存器内容由用户确定，在程序执行过程中不可变；
B. 变址寄存器内容由操作系统确定，在程序执行过程中可变；
C. 变址寄存器内容由用户确定，在程序执行过程中可变；
D. 变址寄存器内容由操作系统确定，在程序执行过程中不可变；
23. 在一地址格式的指令中，下列_____是正确的。
- A. 仅有一个操作数,其地址由指令的地址码提供；
B. 可能有一个操作数,也可能有两个操作数；
C. 一定有两个操作数，另一个是隐含的。
24. I/O 采用统一编址时，进行输入输出操作的指令是_____。
- A. 控制指令； B. 访存指令； C. 输入输出指令； D. 程序指令。
25. 总线的异步通信方式_____。
- A. 不采用时钟信号，只采用握手信号；
B. 既采用时钟信号，又采用握手信号；
C. 既不采用时钟信号，又不采用握手信号；
D. 既采用时钟信号，又采用握手信号。

三、问答题(4 小题, 共 16 分)

- 1 (4 分) 指令和数据均存放在内存中，计算机如何从时间和空间上区分它们是指令还是数据？
- 2 (4 分) 说明软、硬件的特点，如何理解软、硬件之间的等价性？
- 3 (3 分) 在定点小数机器中，请说明溢出判断的三种方法，列出逻辑表达式并说明？
- 4 (5 分) 当指令系统和数据通路结构确定后，给出组合逻辑控制器的设计步骤。

四、分析计算题(4 小题, 共 34 分)

1 (5 分) 设机器数字长为 8 位(含 1 位符号位), 设 $A = \frac{9}{64}$, $B = -\frac{13}{32}$, 计算 $[A \pm B]_{补}$, 要求写清运算过程并作溢出判断, 若结果正确还原成真值。

2 (5 分) 设浮点数的阶码和尾数均采用补码表示, 且位数分别为 5 位和 7 位(均含 2 位符号位)。若有两个数 $X = 2^7 \times 29/32$, $Y = 2^5 \times 5/8$, 用浮点加法计算 $X+Y$ 的最终结果, 要求写清运算过程。

3 (10 分) 某计算机机器字长和存储字长均为 16 位。主存地址空间大小为 1Gb, 按字编址。指令系统采用单字长指令格式, 指令各字段定义如下,

	15	12	11	9	8	6	5	3	2	0
	操作码			寄存器号		寻址方式		寄存器号		寻址方式
	源操作数						目的操作数			

寻址方式定义如下:

寻址方式 字段代码	寻址方式	助记符	含义
000	寄存器直接	R_i	操作数= (R_i)
001	寄存器间接	(R_i)	操作数= $((R_i))$
010	自增型寄存器间接	$(R_i)+$	操作数= $((R_i))$, $(R_i)+1 \rightarrow R_i$
011	相对	$D(R_i)$	转移目标地址= $(PC)+(R_i)$

请回答下列问题:

- (1) 该指令系统最多可有多少条指令? 该计算机最多有多少个可编程寄存器? 存储器地址寄存器 (MAR) 和存储器数据寄存器 (MDR) 至少各需多少位?
- (2) 转移指令的目标地址范围是多少 (转移指令采用相对寻址方式, 相对偏移是用补码表示)?
- (3) 若操作码 0010B 表示减法操作(助记符为 sub), 寄存器 R_1 和 R_2 的编号分别为 001B 和 010B, R_1 的内容为 1234H, R_2 的内容为 5678H, 地址 1234H 中的内容为 2345H, 地址 5678H 中的内容为 4567H (存储器中存放的是操作数的补码), 则汇编语言为 sub $(R_1)+, (R_2)$ (逗号前源操作数, 后为目的操作数) 对应的机器码是什么 (用十六进制表示)? 该指令执行后, 哪些寄存器和存储单元的内容会改变? 改变后的内容是什么?

4 (14 分) 某模型机字长 16 位, 采用 16 位定长指令字结构, 主存按字编址。模型机的数据通路如图所示。R1 和 R2 为通用寄存器, MDR 为内存数据寄存器, PC 为程序计数器, IR 为指令寄存器。所有的细单线箭头为控制信号(微命令)。

- (1) 请说明图中部件 X 的名称和功能。
- (2) T1 和 T2 两个暂寄存器有何作用?
- (3) 若二地址 RS 型指令(16 位)采用如下格式:

操作码	寄存器号	地址 D
-----	------	------

ADD R1, (D)指令的操作为: $R1 \leftarrow (R1) + (D)$, 其中(D)为内存地址 D 所存储的内容。请填写表 1 和表 2, 即列出该指令的指令周期流程, 并给出每个微操作对应的微命令。

- (4) 若内存操作数的寻址方式改为基址方式, 即: ADD $R_x, [R_y+D]$, R_x 和 R_y

为 R1 或 R2 寄存器，D 为偏移量，指令的操作为： $R_x \leftarrow (R_x) + ((R_y) + D)$ 。请设计该指令格式(16 位，不必确定每个字段的位数)并填写表 3，即列出该指令的指令周期流程（“取指”除外），给出每个微操作对应的微命令。

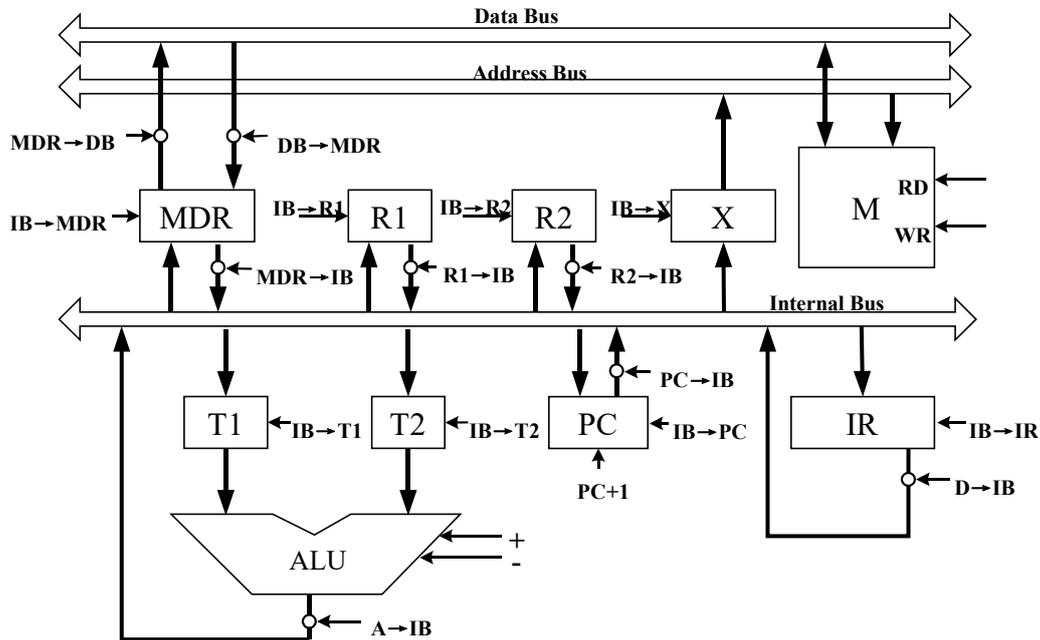


表 1 取址周期流程

节拍	微操作	有效控制信号(微命令)
T0		
T1		
T2		
...		

表 2 ADD R1, (D)指令的流程(除“取指”外)

节拍	微操作	有效控制信号(微命令)
T0		
T1		
T2		
...		

表 3 ADD R1, [R2+D]的流程(除“取指”外)

节拍	微操作	有效控制信号(微命令)
T0		
T1		
...		